

# TV 伪彩色图象显示终端

许鹤群 朱安邦

(华东纺织工学院)

【摘要】 本文论述了实现数字图象伪彩色显示时并串转换的数据传送方式、图象矩阵转置存储的数据结构和伪彩色变换技术，详细介绍了各部分电路及功能，合理地解决了高速的 TV 监视器与低数据传输率的微型机之间的连接问题。

## 一 概 述

为了缩短纺织工业中提花织物生产周期，加速产品的更新换代，实现花型准备自动化，我们研制了微型机数字图象处理系统，如图 1 所示。

花型图案或实物的信息通过 TV 摄像机和输入接口存入计算机，经过处理，在 TV 屏幕上显示出最大尺寸为  $256 \times 256$  个象素的伪彩色图象，由穿孔机输出包含图象和织造工艺信息的纸带，供电子提花织机使用。

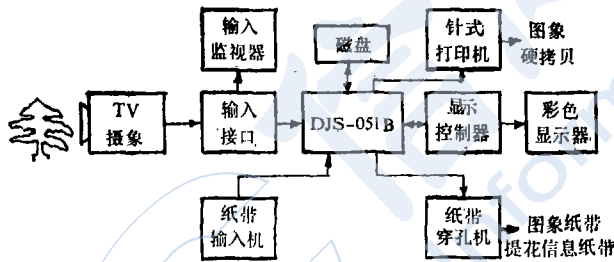


图 1 DJS-051B 数字图象处理系统

## 二 伪彩色显示原理

本显示终端是上述系统的关键设备。要实

现数字图象的 TV 显示，主要需解决 TV 的高速扫描与微型机较慢的数据传输率之间的矛盾。为此，设计了特殊的图象矩阵转置存储数据结构，配以并串转换的数据传送方式，实现了主机与监视器在速率上的匹配。

### 1. “成组取、逐点送”象素并串转换的数据传送方式

这种方式是：显示控制器的时序电路使图象存储器每次并行输出在 TV 屏幕上依次排列的一组 (8 个) 象素，并以  $200\text{ns}$  的时间间隔将象素串行送往监视器。在取前一组象素和并串转换的同时，有  $1.6\mu\text{s}$  的充裕时间进行地址计数和图象存储器访问。待上一组象素传送完毕，可立即进行下一组象素的传送。

### 2. 图象矩阵转置存储的数据结构

若以  $a_1, a_2, \dots, a_{N \cdot N}$  表示象素，则图象方阵

$$[J_0] = \begin{pmatrix} a_1 & a_2 & \dots & a_N \\ a_{N+1} & a_{N+2} & \dots & a_{2N} \\ \dots & \dots & \dots & \dots \\ a_{N(N-1)+1} & a_{N(N-1)+2} & \dots & a_{N \cdot N} \end{pmatrix}$$

其中  $N = 256$

每个象素取 4bit 编码，一个字节放两个象素，则象素的存储矩阵

$$[J_1] = \begin{pmatrix} (a_1, a_2) & (a_3, a_4) & \dots & (a_{N-1}, a_N) \\ (a_{N+1}, a_{N+2}) & (a_{N+3}, a_{N+4}) & \dots & (a_{2N-1}, a_{2N}) \\ \dots & \dots & \dots & \dots \\ (a_{N(N-1)+1}, a_{N(N-1)+2}) & (a_{N(N-1)+3}, a_{N(N-1)+4}) & \dots & (a_{N \cdot N-1}, a_{N \cdot N}) \end{pmatrix}$$

专门设计一个 8k 行 4 列矩阵

$$[I_2] = \begin{pmatrix} (a_1, a_2) & & (a_3, a_4) & & (a_5, a_6) & & (a_7, a_8) \\ & \dots & & \dots & & \dots & \\ (a_{8n+1}, a_{8n+2}) & & (a_{8n+3}, a_{8n+4}) & & (a_{8n+5}, a_{8n+6}) & & (a_{8n+7}, a_{8n+8}) \\ & \dots & & \dots & & \dots & \\ (a_{N \cdot N - 7}, a_{N \cdot N - 6}) & & (a_{N \cdot N - 5}, a_{N \cdot N - 4}) & & (a_{N \cdot N - 3}, a_{N \cdot N - 2}) & & (a_{N \cdot N - 1}, a_{N \cdot N}) \end{pmatrix}$$

式中n为行序号,  $0 \leq n \leq 8k - 1$ ,  $N = 256$ ,  $k = 1024$ 。

若  $[I_1]$  和  $[I_2]$  在存储器中均按行存放, 则得到 4 行 8k 列的矩阵  
其结果相同, 可视两者为等效。将  $[I_2]$  转置可

$$[I_3] = \begin{pmatrix} (a_1, a_2) & \dots & (a_{8n+1}, a_{8n+2}) & \dots & (a_{N \cdot N - 7}, a_{N \cdot N - 6}) \\ (a_3, a_4) & \dots & (a_{8n+3}, a_{8n+4}) & \dots & (a_{N \cdot N - 5}, a_{N \cdot N - 4}) \\ (a_5, a_6) & \dots & (a_{8n+5}, a_{8n+6}) & \dots & (a_{N \cdot N - 3}, a_{N \cdot N - 2}) \\ (a_7, a_8) & \dots & (a_{8n+7}, a_{8n+8}) & \dots & (a_{N \cdot N - 1}, a_{N \cdot N}) \end{pmatrix}$$

若  $[I_3]$  仍按行存放, 则每一行象素存放在  
DJS-051B 的同一块内存板上。开辟 8000~  
FFFF 地址空间作图象存储器, 则存储转置图  
象的地址矩阵

$$[y] = \begin{pmatrix} 8000 & 8001 & \dots & 9FFF \\ A000 & A001 & \dots & BFFF \\ C000 & C001 & \dots & DFFF \\ E000 & E001 & \dots & FFFF \end{pmatrix}$$

只要依次读出  $[I_3]$  的各列象素, 则在屏幕  
上可得到正确位置排列。每列中象素的地址编  
码的低13位全相同, 这就大大简化了显示控制  
器的逻辑设计。

转置前后象素的数据结构如图 2 所示。

### 3. 伪彩色变换

实现伪彩色显示有多种方法, 现采用密度  
分割法, 它是对象素按其亮度分配颜色。设计  
时, 使亮度和彩色的对应关系可以调整, 每个  
灰度级都可与16种预定彩色对应。

设  $A$  为灰度级向量,  $B$  为彩色向量,  $E$  为变  
换矩阵。

$$A = \begin{pmatrix} a_1 \\ a_2 \\ \vdots \\ a_{16} \end{pmatrix} \quad B = \begin{pmatrix} \beta_1 \\ \beta_2 \\ \vdots \\ \beta_{16} \end{pmatrix}$$

$$E = \begin{pmatrix} e_{1,1} & e_{1,2} & \dots & e_{1,16} \\ e_{2,1} & e_{2,2} & \dots & e_{2,16} \\ \dots & \dots & \dots & \dots \\ e_{16,1} & e_{16,2} & \dots & e_{16,16} \end{pmatrix}$$

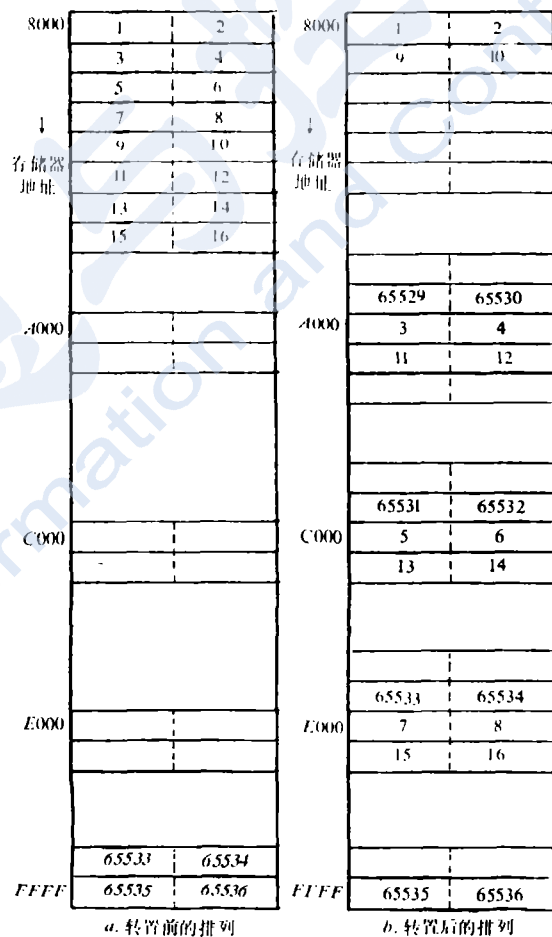


图 2 象素的数据结构

则灰度级与彩色之间变换关系可用下式描  
述:

$$B = E \cdot K_{11}^{(a)} \cdot A \quad \text{式中 } K_{11}^{(a)} \text{ 为 } 16 \text{ 个 } 16 \times 16$$

矩阵, 该矩阵的元素为  $\begin{cases} 1 & \text{当 } i=j=n \text{ 时} \\ 0 & \text{其它} \end{cases}$   
 $n, i, j = 1, 2, \dots, 16$

### 三 伪彩色显示终端

显示终端的框图如图 3 所示。当总线切换处于联机模式时, 图象存储器的地址总线、数据总线和读写线均与主机相连, 其地址编码为 8000~FFFF, 主机 CPU 可直接对其执行控制。而处于显示模式时, 上述总线受显示控制器操纵, 图象存储器作为刷新存储器, 不断地向监视器传送象素。

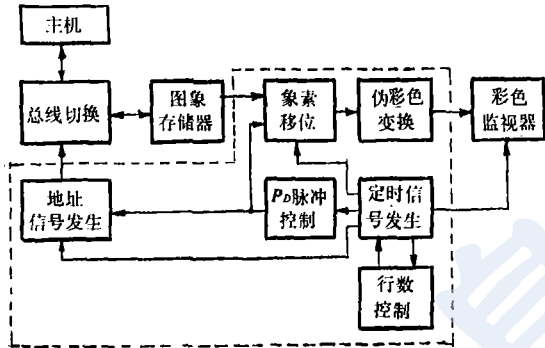


图 3 伪彩色图象显示设备框图

现将各部分电路工作原理分述如下:

#### 1. 定时信号发生电路

该电路由晶体振荡器、分频器、缓冲器、整形电路和逻辑门等组成, 如图 4 所示。使用晶振可防止图象抖动。

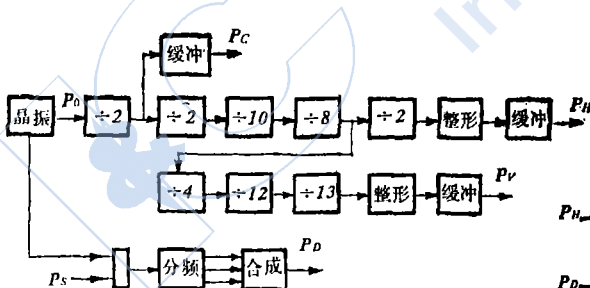


图 4 定时信号发生电路的方框图

晶振输出 9.984MHz 的稳定方波作为显示控制器的时钟脉冲  $P_0$ 。 $P_0$  经 640 次分频得到行同步脉冲  $P_H$ 。两倍  $f_H$  频率脉冲经 624 次分频可得帧同步脉冲  $P_s$ 。缓冲器输出正负两种同步

信号, 供各部分电路选用。 $P_D$  由  $P_0$  产生, 并受  $P_s$  控制。只有当  $P_s$  为高电平时, 才有  $P_D$  脉冲输出。

#### 2. 行数控制电路

它由计数器、译码器、触发器和逻辑门等组成, 如图 5 所示。

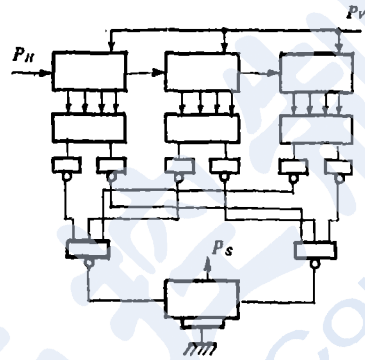


图 5 行数控制电路

因为行频  $f_H = 15600\text{Hz}$ , 帧频  $f_s = 50\text{Hz}$ , 所以每帧光栅扫描 312 行。选出第 35 行~第 290 行之间 256 行显示图象。

计数器计满 35 个行脉冲时, 经过译码器和控制门使触发器置位,  $P_s$  为高电平。继续计数, 计满 291 个脉冲时, 触发器复位,  $P_s$  为低电平。因此,  $P_D$  脉冲只在第 35 行~第 290 行期间产生。

#### 3. 象素控制电路

每个  $P_D$  脉冲传送 8 个象素, 在行扫正程显示 256 个象素需要 32 个  $P_D$  脉冲。 $P_D$  的频率是  $P_H$  的 40 倍, 因此每行有 40 个  $P_D$  脉冲, 选出  $P_H$  脉冲后紧接着出现的 32 个  $P_D$  脉冲得到  $P'_D$  脉冲。 $P'_D$  用来从存储器成组取象素。 $P_D$  与  $P'_D$  的波形见图 6。

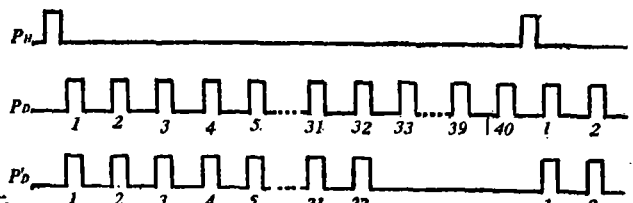


图 6  $P_D$  和  $P'_D$  的波形图

#### 4. 象素移位电路

该电路用来实现象素传送的并串转换。图

7中  $IC_1 \sim IC_4$  为四个8位移位寄存器，分别对应象素编码的一个二进制位。 $P_e$  的频率是  $P'_D$  的8位， $P_e$  和  $P'_D$  的波形如图8所示。当  $P'_D$  为高电平时， $P_e$  的前沿使移位寄存器置数， $P'_D$  为低电平时， $P_e$  前沿使数据右移，串行向监视器传送。

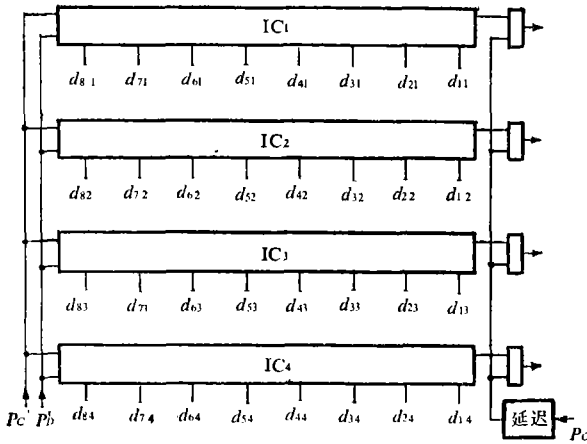


图7 象素移位电路

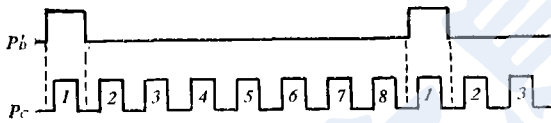


图8  $P'_D$  和  $P_e$  波形图

### 5. 地址信号发生电路

它由二进制计数器组成，其输出通过总线切换与存储器地址总线  $A_0 \sim A_{12}$  相连。帧同步脉冲使计数器复位，此时存储器输出  $[I_3]$  矩阵的第一列8个象素，每输入一个  $P'_D$ ，计数器输出地址编码加1，从  $0000_H$  一直计数到  $1FFF_H$ ，使存储器依次传送  $[I_3]$  的8k列象素。

### 6. 图象存储器

存储器以8k为模，共32k字节，采用2114静态RAM，如图9所示。 $cs_1 \sim cs_4$  为板选信号，显示模式时均接低电平，保证一次读出8个象素，联机模式时它们由主机  $A_{13} \sim A_{15}$  译码产生。 $\bar{R}$  和  $\bar{WE}$  为读写线， $A_0 \sim A_{12}$  是地址线，两者配合可对M中的地址单元进行读写操作。

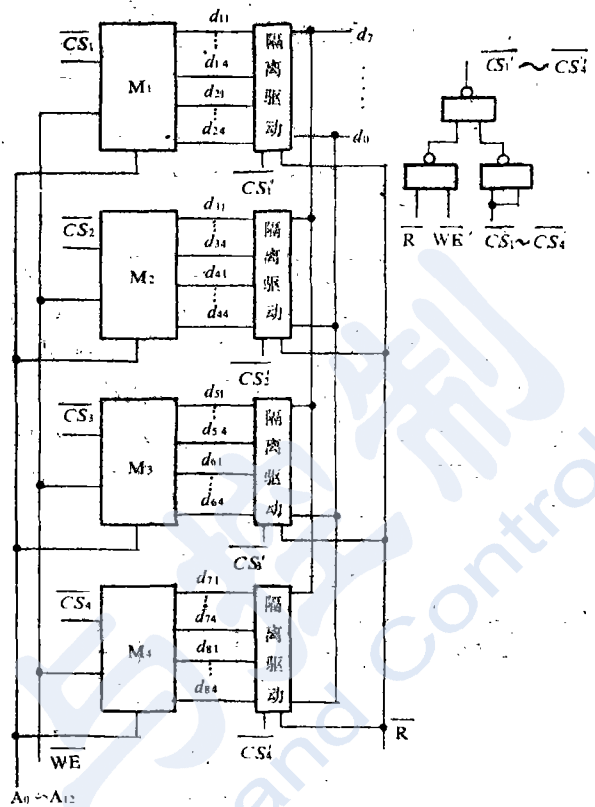


图9 32k图象存储器框图

### 7. 伪彩色变换电路

它由4/16译码器、多路转换器、矩阵电路等组成，如图10所示。

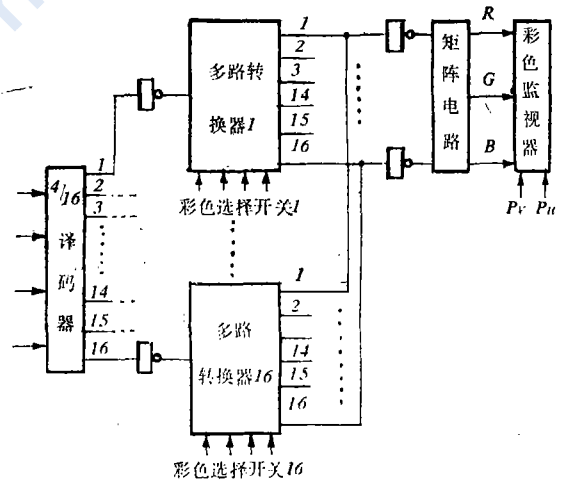


图10 伪彩色变换电路

象素移位电路输出4bit 数字信号，经译码器可得到16路灰度级信号，其中每一路都能分别与16条彩色线相连，并受制于多路转换器的

彩色选择开关。矩阵电路用来给每条彩色线分配不同颜色，这是通过改变  $R$ 、 $G$ 、 $B$  三路输入电压的比例实现的。

#### 四 实验结果

研制的显示控制器（包括 32K 图象存储器）的实物照片见图11。屏幕上显示的伪彩色图象照片见图12。

在伪彩色显示终端上进行了分色，提花织物配色、图象灰度级直方图处理和图象编辑等实验，收到了预期效果。希望该系统能对纺织工业使用图像处理技术起积极推动作用，在其它科技领域中获得应用。

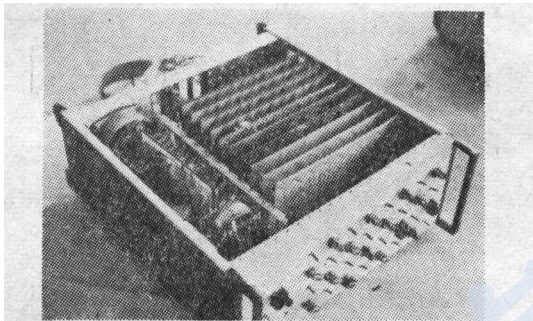


图11 显示控制装置



图12 伪彩色图象照片

#### 参 考 文 献

- [1] 冈萨雷斯 R.C., 温茨 P., 数字图象处理, 1977, pp.180—192.
- [2] 吉田 厚, TVカメラによる静止画像入力装置の制作, トランジスタ, Vol.18(1981), No.1, pp.363—375.
- [3] 木下 健治, 画像入出力装置への応用, エレクトロニクス ダイジェスト, 10/11 (1979), pp.5—16.
- [4] Courtney, D.A., Ryan, W.D., A Low Cost Colour Graphics Terminal, Electronic Technology, Vol.12 (1978), No.5, pp.113—115.

(上接52页)

$R = 1$	$Q_V = .1$	$S_V = 2.2586E-2$
2	#	*
10	#	*
18	#	*
26	#	*
34	#	*
24	#	*
50	#	*
58	#	*
66	#	*
74	#	*
82	#	*
90	#	*
98	#	*
106	#	*
114	#	*
122	#	*
130	#	*
138	#	*
146	#	*
154	#	*
162	#	*
170	#	*
178	#	*
186	#	*
194	#	*
202	#	*
210	#	*
218	#	*
226	#	*
234	#	*
242	#	*
250	#	*
258	#	*
266	#	*
274	#	*
282	#	*
290	#	*
298	#	*
306	#	*
314	#	*
322	#	*
330	#	*
338	#	*
346	#	*
354	#	*
362	#	*
370	#	*
378	#	*
386	#	*
394	#	*
402	#	*
410	#	*
418	#	*
426	#	*
434	#	*
442	#	*
450	#	*
458	#	*
466	#	*
474	#	*
482	#	*
490	#	*

附图2 真值  $R=1, Q_V=0.1, S_V$  已知时  $\hat{R}, \hat{Q}$  的情况